

НАСТАВНО-НАУЧНОМ ВЕЋУ ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

На 766. седници Наставно-научног већа Електротехничког факултета у Београду одржаној 18. 09. 2013. године, одређени смо за чланове Комисије за оцену услова и прихватање теме докторске дисертације Рада Дабетића, магистра инжењера електротехнике, под насловом “Неитеритиван алгоритам обраде сигнала у МИМО систему импулсног радија”. На основу увида у приложени материјал, Наставно-научном већу подносимо следећи

ИЗВЕШТАЈ

1. Подаци о кандидату

Раде Дабетић је рођен у Београду, Република Србија, 25. новембра 1971. године. Основну и средњу школу је завршио у Београду. Школске 1991. године уписао је Електротехнички факултет Универзитета у Београду. Дипломирао је на смеру за Електронику, Телекомуникације и Аутоматику, децембра 1995. године, са просечном оценом 8.05. Школске 1998 уписао је на Електротехничком факултету Универзитета у Београду магистарске студије на смеру за Дигитални пренос информација. Магистрирао је у мају 2003, са просеком 9.05, са темом “Примена просторно-временских кодова у директном каналу CDMA система”. Године 2011 уписао је на Електротехничком факултету Универзитета у Београду мастер студије на смеру за Електронику. Завршио је студије у фебруару 2013 године, са просеком 9.17, са мастер радом “Пројектовање и FPGA имплементација модула за просторно мултиплексирање у вишекорисничком МИМО систему”.

Радио је у 'Пупин Телеком ДКТС' компанији на развоју софтвера за комутациони и преноснички блок телефонске централе, у Siemens и NSN компанијама у Берлину, Немачка на развоју софтвера за нодове мобилне свичинг мреже, за Ericsson на пословима оптимизације 3G радио мреже. Тренутно је запослен у Телекому Србије.

Из области МИМО (multiple in multiple out) система објавио је три рада на домаћој конференцији Телфор, а из области имплементације МИМО алгоритма на FPGA платформи рад у међународном часопису.

Радови кандидата објављени у међународним часописима:

1. Design and FPGA implementation of module for space multiplexing in multi-user MIMO system pg.162 – Prezglad international magazine for electrical engineering (<http://pe.org.pl/>), August 2013

На основу изложених биографских и библиографских података, сматрамо да је кандидат подобан за израду предложене докторске дисертације.

2. Предмет и циљ истраживања

У новије време, Импулсни радио (impulse radio, IR) привлачи значајну пажњу као обећавајућа технологија у области бежичног преноса података. IR технологија се заснива на слању кратких RF (radio frequency) импулса. Сваки RF импулс или недостатак импулса представља дигиталну информацију што се може користити за бежични пренос података, чиме ће се овај докторски рад бавити.

Предности коришћења ове широкопојасне радио технологије у односу на ускопојасне радио технологије су следеће:

- сигнал, који се налази у широком спектру фреквенција (3.1 GHz – 10.6 GHz), је мале

снаге (до -41.3 dBm) и практично је у нивоу снаге белог шума кад стигне до пријемника, тако да не представља сметњу другим ускопојасним радио технологијама

- због чињенице да IR нема потребу за носећом фреквенцијом хардвер *transceiver*-а (предајник и пријемник) је значајно поједностављен што омогућава дизајн уређаја мале потрошње. Једноставан хардвер такође значи и малу цену тих уређаја.

Међутим, ова технологија има и недостатака. Растојање између предајника и пријемника може бити највише неколико десетина метара због мале снаге емитованог импулса. Брзина преноса података је ограничена такозваним *delay spread* временом. То је време које је потребно да све путање емитованог сигнала стигну до пријемника. У оквиру тог времена следећи импулс изложен је интерсимболској интерференцији (inter symbol interference - ISI) од претходног симбола. Време *delay spread* је најмање временско растојање између два послата импулса тако да је ISI занемарљив. Ово време је нарочито велико за широкопојасне бежичне технике, када постоји велики број путања са различитих фреквенција чије је *delay spread* време различито. У превазилажењу ових недостатака и побољшању перформанси IR технологије коришћење MIMO технологије је предложено у радовима [1-3].

MIMO технологија подразумева коришћење више предајних и пријемних антена за пренос података. Коришћење MIMO технологије побољшава перформансе бежичног преноса података кроз *spatial diversity* (у даљем тексту *SD*) и *spatial multiplexing* (у даљем тексту *SM*) добитке. *SD* означава добитак у *SNR* (signal to noise ratio) који се остварује на пријемнику коришћењем MIMO технологије. *SM* означава добитак у спектралној ефикасности који се остварује применом MIMO технологије. *SM* добитак је број паралелних токова бита који се могу послати са предајника и детектовати на пријему. Да би се ови потенцијали MIMO технологије могли искористити развијени су алгоритми који омогућавају *SD* или *SM* добитак или комбинацију претходна два добитка. У раду [1] је предложено побољшање *SNR* на пријему IR система коришћењем MIMO система са *Rake receiver*-ом. У раду [2] предложено је повећање протока IR система коришћењем 2x2 MIMO система са ZF (zero forcing) алгоритмом. У раду [3] је предложено побољшање *SNR* на пријему IR система коришћењем 2x2 MIMO система са трансмисијом преко канала са највећом јединичном вредношћу (eigen value) преносне матрице (Dominant Eigenmode Transmission Technique - DETT).

Предмет истраживања у докторском раду је нови MIMO алгоритам који омогућава *SD* добитак или *SM* добитак или комбинацију ова два добитка у зависности од односа броја предајних N и пријемних антена M ($N \geq M$). *SM* добитак је једнак броју пријемних антена M . *Spatial diversity* добитак зависи од разлике $N-M$ али и од броја предајних антена N . Што је разлика $N-M$ већа *SD* добитак расте за фиксно N , али расте и са повећањем броја предајних антена N за константну $N-M$ разлику. Биће показано у раду да је могуће остварити *tradeoff* између *SD* и *SM* добитака користећи исту хардверску реализацију $N \times N$ ($N \geq M$) система. Комплексност реализације предложеног алгоритма на FPGA чипу тј. површина заузећа FPGA чипа и брзина извршавања су такође јако битне карактеристике. Биће показано у раду да је предложени алгоритам знатно једноставнији за реализацију и уноси мање кашњење у односу на најчешће коришћени SVD (*singular value decomposition*) алгоритам који је узет као референца за поређење. Алгоритам је параметризован односно има слободне параметре (тј. степене слободе), који се могу користити за оптимизацију FPGA дизајна и/или перформанси алгоритма. Предложени алгоритам је неитеративан што омогућава да има време извршења које зависи од пропагације кроз логичку комбинациону мрежу на FPGA платформи. Другачије речено могуће је да време извршења буде у оквиру једног тактног интервала уколико има довољно ресурса на FPGA плочи и уколико FPGA технолошке карактеристике логичких кола (тј. време пропагације) дозвољавају. Предложени алгоритам има значајне предности у односу на алгоритме предложене у [1-3] као што су: једноставност реализације, *tradeoff* између *SD* и *SM* добитака, могућност оптимизације FPGA дизајна и/или перформанси коришћењем степена слободе. Горе наведене

карактеристике, које ће бити анализирани у раду, чине овај алгоритам погодним за IR систем јер се значајно могу повећати перформансе IR система коришћењем релативно једноставне (мала површина заузећа FPGA чипа и кратко време извршења) тј. јефтине реализације на FPGA чипу.

Циљеви истраживања и уједно очекивани резултати ове докторске дисертације су:

- Нови MIMO алгоритам и његов аналитички модел;
- Приказ три мода рада MIMO алгоритма, за $N \times M$ систем када је N фиксно и $M \in \{1 \dots N\}$: када је $M=N$ (када је максимални добитак у протоку података), када је $M=1$ (SNR добитак на пријему највећи) и $N < M < 1$ када се може остварити *tradeoff* између претходна два добитка, на основу имплементације алгоритама на FPGA палтформи;
- Процена вероватноће грешке по биту MIMO IR система, на основу хардверске ко-симулације FPGA дизајна;
- Приказ карактеристика алгоритама као што су скалабилност, комплексност, кашњење на основу имплементације алгоритама на FPGA палтформи;
- Квантификација SD и SM добитака, за IR систем, за сваки од представљених алгоритама на основу хардверске ко-симулације FPGA дизајна;
- Начин повезивања FPGA модула са аналогним IR хардвером;
- Анализа комплексности представљеног MIMO алгоритма.

Осврт на релевантне библиографске изворе

Референце [1-3] су извор информација за постојећа решења примене MIMO система у IR технологији. Референце [4-15] садрже MIMO *downlink* алгоритме, MIMO алгоритме базиране на SVD методи, реализације SVD методе на FPGA чипу, MIMO алгоритме мале комплексности. Референце [16-21] садрже разне хардверске реализације IR предајника и/или пријемника за минимизацију заузећа површине чипа, минимизацију потрошње, сензорске мреже, интер чип комуникацију.

[1] Craig J. Mitchell, Pedro M. Crespó, and Javier Del Ser, 'PULSED MULTI-BAND MIMO FOR UWB SYSTEMS', in *15th European Signal Processing Conference (EUSIPCO 2007)*, Poznan, Poland, September 3-7, 2007, copyright by EURASIP

[2] V.P. Tran and A. Sibille, 'SPATIAL MULTIPLEXING IN UWB MIMO COMMUNICATIONS', V.P. Tran and A. Sibille, Paris cedex 15, France, ENSTA/UEI, 32 Bd VICTOR, 75739

[3] M. D. Migliore, D. Pinchera, A. Massa, R. Azaro, F. Schettino, and L. Lizzi, 'AN INVESTIGATION ON UWB-MIMO COMMUNICATION SYSTEMS BASED ON AN EXPERIMENTAL CHANNEL CHARACTERIZATION', Trento, Italy, University of Trento, DIPARTIMENTO DI INGEGNERIA E SCIENZA DELL'INFORMAZIONE

[4] Spencer Q.H., 'Capacity and downlink transmission algorithms for a multi-user MIMO channel', *Conference on Signals, Systems and Computers 2002*, pp. 1384 - 1388 vol.2

[5] Quentin H. Spencer, A. Lee Swindlehurst, 'A hybrid approach to spatial multiplexing in multiuser MIMO downlinks', *EURASIP Journal on Wireless Communications and Networking - Special issue on multiuser MIMO networks*, Volume 2004 Issue 2, 15 December 2004, pp. 236-247

[6] Liu, W., 'SVD-Assisted Multiuser Transmitter and Multiuser Detector Design for MIMO Systems',

Vehicular Technology IEEE Transactions on, Volume 58, Feb. 2009, pp. 1016-1021

- [7] Alan Kaylon Cline, Inderit S. Dhilon, 'Computation of Singular Value Decomposition', The University of Texas at Austin, Chapter 45 of *Handbook of Linear Algebra*, edited by Leslie Hogben et al, CRC Press, 2006.
- [8] Weiwei Ma, 'An FPGA-Based Singular Value Decomposition Processor', *Electrical and Computer Engineering, 2006. CCECE '06. Canadian Conference on*, pp. 1047-1050
- [9] Gao, X., 'Low-complexity RBD precoding method for downlink of multi-user MIMO system', *Electronic Letters*, Volume 46, November 11 2010, pp. 1574-1576
- [10] Zukang Shen, 'Low complexity user selection algorithms for multiuser MIMO systems with block diagonalization', *Signal Processing, IEEE Transactions on*, Sept. 2006, pp. 3658-3663
- [11] Spencer, Q.H., 'Zero-forcing methods for downlink spatial multiplexing in multi-user MIMO channels', *IEEE Transaction on Signal Processing*, Volume 52, pp. 461-471, Feb. 2004.
- [12] Tarighat A., 'A multi user beamforming scheme for downlink MIMO channels based on maximizing signal-to-leakage ratios', *Acoustics, Speech, and Signal Processing, 2005. Proceedings. (ICASSP '05). IEEE International Conference on*, Volume 3, pp. iii/1129 - iii/1132
- [13] Del Galdo, G. 'Comparison of zero-forcing methods for downlink spatial multiplexing in realistic multi-user MIMO channels', *Vehicular Technology Conference, 2004. VTC 2004-Spring. 2004 IEEE 59th*, pp. 299-303 Vol. 1
- [14] Per-Olof Persson, 'Introduction to numerical methods', MIT 18.335: Introduction to Numerical Methods, lecture Fall 2007
- [15] Prof. Dr. Nassir Navab, '3D Computer Vision Script Draft v.000', appendix 9, TUM (Technische Universitat Munchen) lecture winter 2005/2006
- [16] Yuanjin Zheng¹, Yan Tong^{1,2}, Chyuen Wei Ang^{1,2}, Yong-Ping Xu², Wooi Gan Yeoh¹, Fujiang Lin¹, Rajinder Singh¹ 'A CMOS Carrier-less UWB Transceiver for WPAN Applications', 2006 *IEEE International Solid-State Circuits Conference, ISSCC 2006 / SESSION 6 / UWB TRANSCEIVERS / 6.2*
- [17] Nhan Nguyen¹, Nghia Duong², Anh Dinh³ 'A CMOS Impulse Radio Ultra-Wideband Transceiver for Inter/Intra-chip Wireless Interconnection', *Journal of Emerging Trends in Engineering and Applied Sciences (JETEAS)* 3(6): 929-933
- [18] Takahide Terada, Shingo Yoshizumi, Muhammad Muqsith, Yukitoshi Sanada, Member, IEEE, and Tadahihiro Kuroda, Fellow, IEEE, 'A CMOS Ultra-Wideband Impulse Radio Transceiver for 1-Mb/s Data Communications and 2.5-cm Range Finding', *IEEE JOURNAL OF SOLID-STATE CIRCUITS*, VOL.41, NO. 4, APRIL 2006
- [19] Nobuo Sasaki, Kentaro Kimoto, Wataru Moriyama, and Takamaro Kikkawa, Senior Member, IEEE, 'A Single-Chip Ultra-Wideband Receiver With Silicon Integrated Antennas for Inter-Chip Wireless Interconnection', *IEEE JOURNAL OF SOLID-STATE CIRCUITS*, VOL. 44, NO. 2, FEBRUARY 2009
- [20] Tuan-Anh Phan, Student Member, IEEE, Vladimir Krizhanovskii, and Sang-Gug Lee, Member,

IEEE, 'Low-Power CMOS Energy Detection Transceiver for UWB Impulse Radio System',
IEEE 2007 Custom Intergrated Circuits Conference (CICC)

[21] Patrick P. Mercier*, Denis C. Daly*, Manish Bhardwaj*, David D. Wentzloff † , Fred S. Lee ‡ ,
and Anantha P. Chandrakasan*, 'Ultra-Low-Power UWB for Sensor Network Applications' ,
Circuits and Systems, 2008. ISCAS 2008. *IEEE International Symposium on*

3. Полазне хипотезе

Полазна хипотеза ове докторске тезе је следећа: На основу потенцијала MIMO система за побољшање перформанси (SD и SM добитци) система за бежични пренос података, претпоставља се да је могуће развити MIMO алгоритам који омогућава SD и SM добитак, који је флексибилан (омогућава *tradeoff* између SD и SM добитака) и који је једноставнији за имплементацију на FPGA платформи у односу на постојеће алгоритме [5]-[10].

4. Научне методе истраживања

Научне методе које ће се применити у оквиру ове дисертације су:

- Идентификација и прикупљање релевантних информација из литературе, обрада информација и развој аналитичког модела новог MIMO алгоритма, у складу са циљевима научног рада.
- Анализа перформанси MIMO алгоритма. На основу предложеног аналитичког модела MIMO алгоритма биће реализована његова имплементација на FPGA платформи. Перформансе и карактеристике новог MIMO алгоритма биће анализиране коришћењем хардверске ко-симулације FPGA модула уз помоћ MATLAB програма.
- Анализа перформанси FPGA имплементације MIMO алгоритма. Карактеристике дизајна FPGA модула, као што су кашњење, заузеће површине FPGA чипа, биће анализиране и дати предлози FPGA дизајна редизајни делова FPGA модула за побољшање ових карактеристика.

5. Очекивани научни доприноси

Очекивани научни допринос је вишеструк.

- Први научни допринос ове докторске дисертације се огледа у развоју аналитичког модела новог ММО алгоритма који може значајно да побољша перформансе (SD и SM добитци) бежичног система за пренос података.
- Следећи допринос се огледа у једноставности имплементације овог алгоритма на FPGA платформи, у односу на постојећа решења,
- Дизајн алгоритма $N \times N$ може се користити и за $N \times M$ ($M < N$) алгоритме. Реузабилност омогућава да се са истим дизајном бежични систем може веома брзо прилагођавати радио условима (*tradeoff* између SD и SM добитака) без потребе додатних хардверских и софтверских ресурса.
- Предложени алгоритам је отворен за даља унапређења, кроз постојеће степене слободе, у једноставности реализације и/или даљем побољшању перформанси што је још један значајан допринос предложеног алгоритма.

6. План истраживања и структура рада

У првом делу истраживачког рада биће анализиран IR систем (у погледу заузећа фреквенцијског опсега, начини генерисања импулса), представљена постојећа хардверска решења за IR *transceiver* и указано на његове недостатке у перформансама. Затим ће бити анализирани ММО системи и представљени начини како они могу побољшати перформансе IR технологије. У оквиру овог дела рада биће описани конкретни ММО алгоритми и добици који се могу њима остварити.

У главном делу рада биће представљен аналитички модел новог ММО алгоритма и добитци који се могу од њега могу остварити. Три мода рада алгоритма који проистичу из карактеристике реузабилности алгоритма биће описана: први мод је за максимизацију SM добитака, други мод омогућава *tradeoff* између SD и SM добитака и трећи мод је за максимизацију SD добитака. За сва три мода рада потребно је познавање CSI (*channel state information*) на предаји и на пријему. Затим ће бити анализирана комплексност новог алгоритма у поређењу са постојећим решењима.

У трећем делу рада ММО алгоритми за 2×2 , 3×3 4×4 системе биће имплементирани на FPGA платформи и њихове перформансе анализиране за сваки мод рада (описани у претходном делу рада) путем хардверске ко-симулације коришћењем *System generator-a* за развој дизајна на FPGA платформи и MATLAB програма за симулације. Такође ће се одредити карактеристике FPGA дизајна, које се могу видети из ISE пројекта након генерације дизајна, као што су кашњење и заузеће ресурса и биће предложени алтернативни дизајни за оптимизацију заузећа ресурса и кашњења. Начин повезивања FPGA модула са IR хардвером такође ће бити приказан.

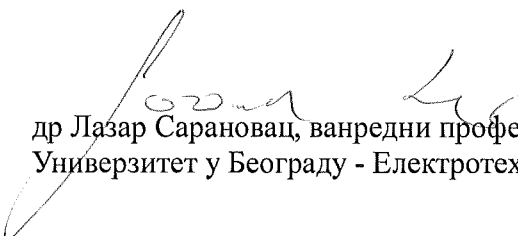
7. Закључак и предлог

На основу свега изложеног, Комисија сматра да кандидат Раде Дабетић, магистар инжењер електротехнике, испуњава све формалне и суштинске услове за приступ изради докторске дисертације. Резултати до којих ће кандидат доћи имаће значајан допринос у области пројектовања и имплементације MIMO алгоритама. Стога Комисија предлаже Наставно-научном већу Електротехничког факултета у Београду да кандидату Раду Дабетићу одобри израду дисертације под насловом:

„Неитеритиван алгоритам обраде сигнала у MIMO систему импулсног радија”,
односно „Non-iterative algorithm for digital data processing in MIMO system of impulse radio “.

У Београду, 10. 04. 2014. године

ЧЛАНОВИ КОМИСИЈЕ:



др Лазар Сарановац, ванредни професор
Универзитет у Београду - Електротехнички факултет



др Предраг Иваниш, ванредни професор
Универзитет у Београду - Електротехнички факултет



др Горан Марковић, ванредни професор
Универзитет у Београду - Саобраћајни факултет Београд